

A. Ciências Exatas e da Terra - 2. Ciência da Computação - 6. Inteligência Artificial e Redes Neurais

IMPLEMENTAÇÃO DA FUNÇÃO DE ATIVAÇÃO DO NEURÔNIO ARTIFICIAL COMO INSTRUÇÃO CUSTOMIZADA EM HARDWARE PARA O MICROPROCESSADOR NIOS II

Rafael Marques Chaves¹
Wilian Soares Lacerda²

1. bolsista da FAPEMIG, 8º módulo de Ciência da Computação(DCC/UFLA)
2. Prof. Orientador – DCC/UFLA.

RESUMO:

Geralmente as Redes Neurais Artificiais (RNA's), assim como outros métodos computacionais, são implementados em software, apresentando-se na forma de algoritmos e operando em várias plataformas diferentes. Isto implica que o desempenho das mesmas está limitado, entre outros fatores, pela capacidade da plataforma de processamento e, principalmente, pelo fato dos computadores serem máquinas seriais. A implementação de RNA's em hardware tem como principal motivação o funcionamento paralelo das redes neurais, o que em termos práticos, significa aumento de desempenho e velocidade.

Neste trabalho foi realizada a implementação de uma RNA utilizando um sistema de hardware/software baseado no processador de código aberto denominado NIOS II. O sistema foi implementado utilizando um kit de desenvolvimento fabricado pela Altera Corporation, contendo uma poderosa FPGA (Stratix II) com clock de 100MHz. Apenas o cálculo da função de ativação sigmoidal do neurônio artificial foi implementado em hardware (utilizando linguagem VHDL), uma vez que o maior gargalo de processamento do neurônio estava nesta etapa do algoritmo. O cálculo da função de ativação em hardware foi incorporado ao conjunto de instruções do processador, sendo, portanto, executado como uma única instrução de programa.

O cálculo do resultado de uma função de ativação implementada em hardware gastou $80,81 \times 10^{-9}$ s e $87,81 \times 10^{-9}$ s, respectivamente, para 20 e 60 degraus de discretização. Enquanto que o cálculo da mesma função, implementada em software na mesma plataforma, gastou 0.0004361s. Portanto, a função customizada em hardware gastou muito menos tempo que a função recursiva implementada em software para o cálculo da função de ativação. Como em um algoritmo de treinamento de uma RNA, o cálculo da função de ativação é realizado milhares de vezes, então a implementação em hardware é capaz de agilizar o treinamento de uma RNA. O treinamento da RNA para executar a função lógica XOR de 4 entradas (17 neurônios no total), com a função de ativação sigmóide em software durou 9 minutos e 20 segundos, enquanto o treinamento da mesma RNA, usando função de ativação sigmóide em hardware com 20 degraus, gastou 5 minutos e 55 segundos.

Entretanto, com a implementação dessa função de ativação em hardware são gastos mais dispositivos lógicos da FPGA utilizada, cerca de 1 a 2%. Dependendo da aplicação na qual a RNA vai ser utilizada, o maior custo de projeto e hardware adicional é compensado pelo ganho de processamento.

Instituição de Fomento: FAPEMIG

Palavras-chave: FPGA, Função de Ativação, Redes Neurais Artificiais em Hardware.